

# Desain dan Implementasi Konverter DC-DC Rasio Tinggi Berbasis *Integrated Quadratic Boost Zeta* untuk Aplikasi *Photovoltaic*

A. Hafizh Rifa'i, Dedet Candra Riawan, dan Heri Suryoatmojo

Jurusan Teknik Elektro, Fakultas Teknologi Industri, Institut Teknologi Sepuluh Nopember (ITS)

Jl. Arief Rahman Hakim, Surabaya 60111

E-mail: [hafizhrifai23@gmail.com](mailto:hafizhrifai23@gmail.com) , [dedet.riawan@ee.its.ac.id](mailto:dedet.riawan@ee.its.ac.id) , [suryomgt@ee.its.ac.id](mailto:suryomgt@ee.its.ac.id)

**Abstrak**— *Photovoltaic* pada umumnya digunakan untuk mengubah energy matahari menjadi energy listrik. Jika jumlah modul *photovoltaic* terbatas maka tegangan keluaran yang dihasilkan akan kecil. Untuk menghubungkan ke *inverter* pada sistem terhubung ke jala-jala, membutuhkan tegangan yang lebih tinggi dari pada keluaran *photovoltaic*. Untuk mengatasi hal ini, topologi konverter *boost* banyak dikembangkan untuk memperoleh untuk mencapai rasio perubahan tegangan yang tinggi.

Pada tugas akhir ini dibahas mengenai desain dan implementasi konverter DC-DC rasio tinggi berbasis *Integrated Quadratic-Boost-Zeta* untuk aplikasi *photovoltaic*. Kelebihan dari konverter ini adalah memiliki rasio konversi yang tinggi dengan *duty cycle* kecil dan membutuhkan sedikit komponen. Pada pengujian, konverter ini mampu mengkonversi tegangan masukan 18 VDC menjadi 330 VDC pada *duty cycle* 65,92%.

**Kata kunci** : Konverter, *Quadratic Boost Zeta*, induktor kopel, *duty cycle*, jala-jala

## I. PENDAHULUAN

DALAM membuat sebuah sistem pembangkit listrik tenaga surya banyak sekali komponen yang dibutuhkan terutama ketika ingin dihubungkan dengan jala-jala (*grid connected*) [1]. Tegangan DC keluaran dari konverter harus dinaikkan terlebih dahulu untuk meningkatkan efisiensi dan meningkatkan rasio konversi. Cara meningkatkan tegangan DC yang paling umum adalah dengan menggunakan konverter *Boost*. Konverter *Boost* adalah alat yang digunakan untuk meningkatkan tegangan DC keluaran dari *photovoltaic* dengan cara mengatur *duty cycle*. Semakin tinggi tegangan yang dinaikkan maka semakin besar nilai *duty cycle*. Namun dalam prakteknya peningkatan *duty cycle* tidak sesuai dengan kondisi dari peralatan yang ada seperti sistem pensaklaran, penyearah dioda, resistor, induktor dan kapasitor, serta semakin besar nilai *duty cycle* maka mengakibatkan adanya pengaruh elektromagnet.

Berbagai konverter telah diusulkan untuk mendapatkan efisiensi konversi dan rasio penguatan tegangan yang tinggi serta memperkecil jumlah komponen. Salah satunya yaitu penguatan tegangan menggunakan topologi *quadratic boost* dan topologi *SEPIC* [2]. Namun kelemahan dari teknik tersebut adalah arus yang mengalir pada saklar sangat tinggi sehingga mengakibatkan rugi-rugi

konduksi serta masih banyaknya jumlah komponen yang memperberat rangkaian alat.

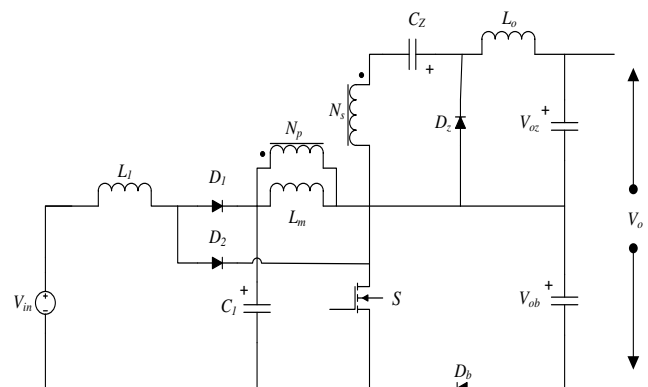
Di sisi DC-DC, peningkatan tegangan rasio tinggi bisa dicapai dengan menggunakan konverter topologi *boost* atau *buck boost* DC-DC. Bagaimanapun, telah terbukti bahwa konverter tersebut tidak begitu cocok karena tingginya resistansi seri ekuivalennya (ESR), yang mempengaruhi *duty cycle* dan menurunkan efisiensi konverter dan rasio penaikan tegangan [3]. Selain itu selain efisiensi pada hasil jumlah komponen dan berat alat juga turut menjadi perhatian dimana topologi tersebut membutuhkan banyak lebih banyak komponen jika ingin menaikkan atau menurunkan tegangan dengan rasio yang tinggi.

Untuk menjawab tantangan tersebut dalam proposal ini mengajukan sebuah topologi baru DC-DC konverter untuk sistem *photovoltaic* dengan beberapa keuntungan berikut yaitu : Integrasi konverter yang mudah dimana dapat mengurangi jumlah saklar dan komponen yang tidak terlalu diperlukan, rasio peningkatan tegangan tinggi yang bisa dicapai oleh konverter, ripple arus keluaran yang rendah, dan terjaganya karakteristik konverter DC-DC.

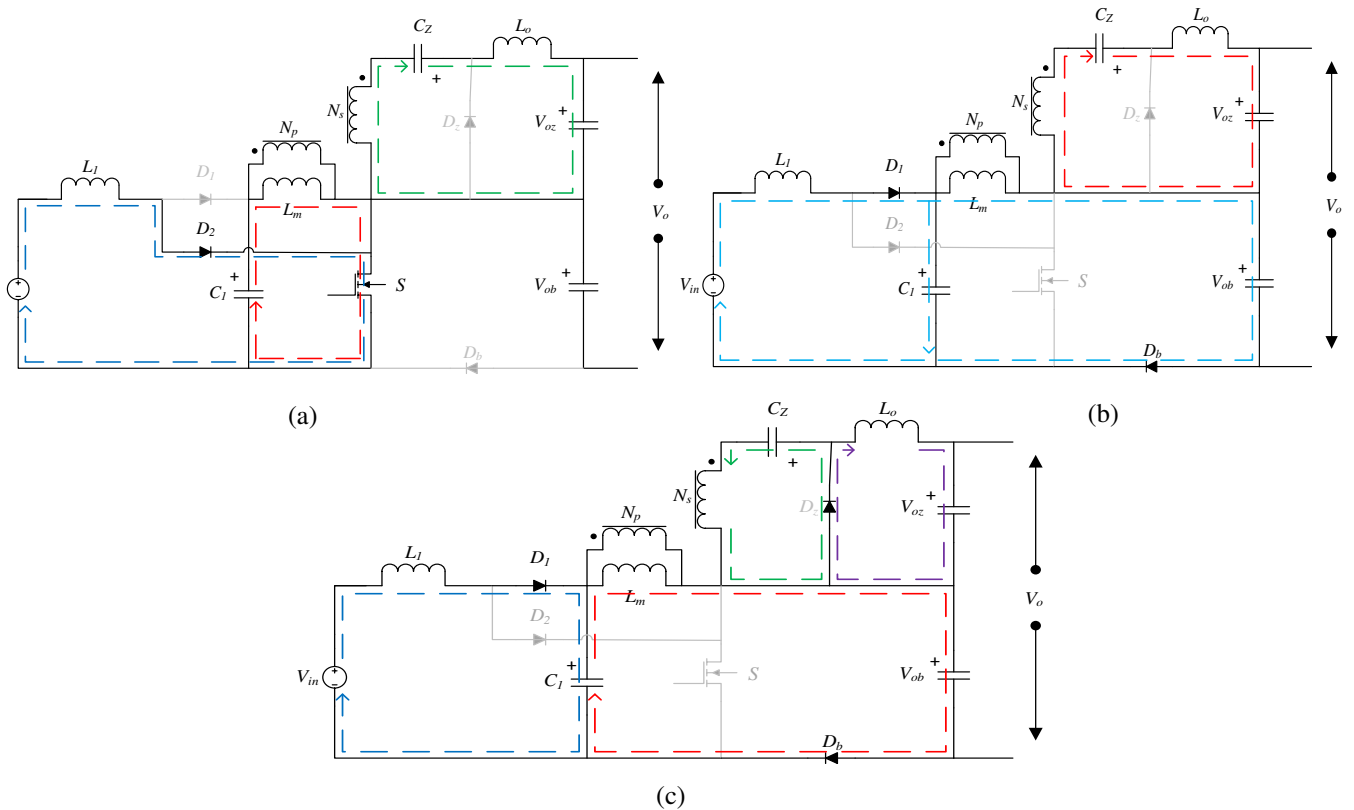
## II. URAIAN PENELITIAN

### A. Topologi Konverter *Quadratic Boost Zeta*

Topologi Konverter DC-DC Rasio Tinggi berbasis *Integrated quadratic boost zeta* merupakan topologi gabungan dari konverter *quadratic boost* dan konverter *zeta* dengan ditambah dengan induktor kopel sebagai penaik tegangan. Topologi ini memiliki beberapa keuntungan diantaranya, komponen yang sedikit dan rasio peningkatan tegangan yang tinggi [4]. Berikut adalah gambar dari rangkaian konverter topologi *Integrated quadratic boost zeta*:



Gambar 1 Konverter *Integrated Quadratic Boost Zeta*



Gambar 2. Mode Operasi Konverter

Tegangan *output* dari konverter merupakan penjumlahan dari 2 konverter yang telah disebutkan dimana  $V_{oz}$  merupakan *output* dari konverter zeta sementara  $V_{ob}$  merupakan *output* dari konverter *quadratic boost*. Untuk menjelaskan bagaimana prinsip kerja dari konverter diatas kita dapat menganalisa dari aliran arus pada setiap waktu.

**B. Mode Operasi Konverter**

Konverter topologi ini memiliki 3 mode operasi yaitu  $t_0-t_1$ ,  $t_1-t_2$  dan  $t_2-t_3$  [3]. Pada saat mode satu ( $t_0-t_1$ ) ditunjukkan oleh gambar 2(a) atau ketika saklar tertutup Dioda  $D_1$  akan mengalami *reverse* bias akibat Tegangan kapasitor  $V_{C1}$ . Dioda  $D_b$  dan dioda  $D_z$  juga mengalami *reverse* bias masing-masing akibat dari  $V_{oz}$  dan  $V_{ob}$ . Dioda  $D_2$  mengalami konduksi. Induktor  $L_1$ , induktor  $L_2$  dan induktor  $L_0$  mengalami proses pengisian energi masing-masing oleh tegangan input  $V_{in}$ , tegangan kapasitor 1  $V_{C1}$  dan tegangan induktor kopel sekunder, oleh karena itu arus induktor  $I_{L1}$ ,  $I_{Lm}$  dan  $I_{L0}$  akan mengalami kenaikan. Kapasitor satu  $C_1$  dan kapasitor zeta  $C_z$  mengalami pelepasan energi dan kapasitor *output*  $C_{oz}$  dan  $C_{ob}$  mengalami fase pengisian energi.

Pada mode operasi dua ( $t_1-t_2$ ) seperti ditunjukkan pada gambar 2 (b) ketika saklar S baru saja terbuka. Dioda  $D_2$  dan dioda  $Dz$  akan mengalami *reverse* bias akibat tegangan *output quadratic boost*  $V_{ob}$  dan tegangan kapasitor zeta  $V_{Cz}$ . Sementara itu dioda  $D_1$  dan dioda  $D_b$  akan mengalami mode konduksi. Induktor  $L_1$ , induktor  $L_2$  dan induktor  $L_0$  mengalami proses pelepasan energi akibatnya arus pada induktor tersebut akan turun. Kapasitor  $C_1$  dan kapasitor  $C_z$  mengalami pengisian energi pada mode ini.

Pada mode operasi tiga ( $t_2-t_3$ ) seperti ditunjukkan pada gambar 2(c) atau ketika saklar S telah terbuka, hanya Dioda  $D_2$  yang akan mengalami *reverse* bias akibat tegangan  $V_{ob}$  sedangkan dioda  $D_z$  akan kembali mengalami mode

konduksi karena tegangan  $V_{ob}$  dan tegangan  $V_{Lm}$ . Dioda  $D_1$  dan dioda  $D_b$  juga akan mengalami mode konduksi masing-masing karena tegangan kapasitor  $V_{C1}$  dan tegangan  $V_{ob}$ . Induktor  $L_1$ , induktor  $L_2$  dan induktor  $L_0$  mengalami proses pelepasan energi akibatnya arus pada induktor tersebut akan mengalami penurunan. Sementara kapasitor  $C_1$  dan kapasitor  $C_z$  mengalami pengisian energi pada mode ini.

**C. Analisis Topologi**

Dengan menganalisis aliran arus pada setiap mode operasi bisa didapatkan persamaan rasio konversi dan nilai parameter dari konverter. Semua perhitungan dilakukan dalam kondisi ideal sehingga dianggap tidak ada pengurangan tegangan pada komponen dan membuat daya input sama dengan nilai daya *output* konverter. Dalam menentukan persamaan rasio konversi tegangan konverter, hanya mode operasi 1 dan 3 yang digunakan. Hal ini karena mode operasi 2 berlangsung sangat singkat. Dari penurunan rumus pada saat mode operasi 1 didapatkan :

$$V_{L1}(on) = V_{in} \tag{1}$$

$$V_{Lm}(on) = V_{C1} \tag{2}$$

$$V_{L0}(on) = NV_{C1} + V_{C2} - V_{Oz} \tag{3}$$

Sementara itu dari mode operasi 3 pada saat saklar *off* didapatkan :

$$V_{L1}(off) = V_{in} - V_{C1} \tag{4}$$

$$V_{Lm}(off) = V_{C1} - V_{ob} \tag{5}$$

$$V_{L0}(off) = -V_{oz} \tag{6}$$

Dengan menggunakan prinsip *Induktor Voltage Second Balance* pada saat kondisi saklar *on* dan *off* pada setiap induktor didapatkan persamaan berikut :

$$\int_0^{DT} V_{L1}(on)dt + \int_{DT}^T V_{L1}(off)dt = 0 \tag{7}$$

$$\frac{V_{C1}}{V_{in}} = \frac{1}{1-D} \tag{8}$$

$$\int_0^{DT} V_{Lm} (on)dt + \int_{DT}^T V_{Lm} (off)dt = 0 \tag{9}$$

$$\frac{V_{ob}}{V_{C1}} = \frac{1}{1-D} \tag{10}$$

$$\frac{V_{ob}}{V_{in}} = \frac{1}{(1-D)^2} \tag{11}$$

$$\int_0^{DT} V_{Lo} (on)dt + \int_{DT}^T V_{Lo} (off)dt = 0 \tag{12}$$

$$\frac{V_{OZ}}{V_{C1}} = \frac{ND}{1-D} \tag{13}$$

Dengan mesubtitusi persamaan (8) ke persamaan (13) maka akan diperoleh penguatan akhir dari sisi konverter *zeta*.

$$\frac{V_{OZ}}{V_{in}} = \frac{ND}{(1-D)^2} \tag{14}$$

Telah diketahui penurunan persamaan dari masing-masing konverter maka untuk mendapatkan tegangan keluaran dari integrasi konverter kita hanya perlu menjumlahkan kedua persamaan tersebut.

$$V_o = V_{ob} + V_{OZ} \tag{15}$$

Sehingga didapatkan persamaan akhir penguatan konverter adalah :

$$M = \frac{V_o}{V_{in}} = \frac{1+ND}{(1-D)^2} \tag{16}$$

Untuk Menghitung nilai dari induktor maka perlu diketahui besar arus yang mengalir pada setiap induktor tersebut. Besar arus pda induktor  $L_1$  ,  $L_m$  dan  $L_o$  adalah sebagai berikut:

$$I_{L1} = \frac{(1+ND)^2}{R(1-D)^4} V_{in} \tag{17}$$

$$I_{Lm} = \frac{(1+ND)^2}{R(1-D)^3} V_{C1} \tag{18}$$

$$I_{Lo} = \frac{V_o}{R} \tag{19}$$

Dengan menentukan spesifikasi nilai dari *ripple* arus maka nilai induktor dapat dicari dengan persamaan berikut :

$$L_1 = \frac{V_{in} D}{f \Delta I_{L1}} \tag{20}$$

$$L_m = \frac{V_{in} D}{(1-D) f \Delta I_{Lm}} \tag{21}$$

$$L_o = \frac{NV_{C1} D}{f \Delta I_o} \tag{23}$$

Dengan menentukan nilai dari *ripple* tegangan maka nilai kapasitor dapat diketahui dari persamaan berikut :

$$C_1 = \frac{(1+ND)^2 D V_{C1}}{R(1-D)^2 f \Delta V_{C1}} \tag{24}$$

$$C_2 = \frac{V_o D}{f R \Delta V_{Oz}} \tag{25}$$

$$C_{Oz} = \frac{(1-D)V_{Oz}}{8f^2 L_o \Delta V_{Oz}} \tag{26}$$

$$C_{ob} = \frac{V_o D}{f R V_{ob}} \tag{27}$$

### III. DESAIN, SIMULASI DAN IMPLEMENTASI

#### A. Desain

Sebelum merancang nilai kapasitas komponen seperti induktor dan kapasitor, maka terlebih dahulu ditentukan

parameter-parameter elektris lain yang digunakan pada konverter ini terlebih dahulu

Tabel 1.  
Spesifikasi awal desain konverter

Parameter	Nilai
Po	50 Watt
Vo	330 Volt
Vin (min)	14 Volt
Vin (max)	18 Volt
N	2
Frekuensi Pensaklaran	50 kHz
Ripel Tegangan ( $\Delta V$ )	1%
Ripel Arus ( $\Delta I$ )	30%

Dengan memasukkan tegangan input dan tegangan maka nilai penguatan tegangan pada saat tegangan input  $V_{in}$  14 volt dan 18 Volt dapat diketahui:

$$M1 = \frac{330}{14} = 23.6$$

$$M2 = \frac{330}{18} = 18,3$$

nilai *duty cycle* pada saat tegangan input 14 dan 1:

$$D_1 = 68.32\%$$

$$D_2 = 64.64\%$$

Besar beban ketika daya input sebesar 50W

$$R = \frac{(330)^2}{50} = 2178 \Omega$$

Konverter didesain untuk beroperasi pada mode CCM (*Continuous Conduction Mode*) sehingga membuat arus induktor tidak boleh menyentuh titik 0.. Nilai *ripple* arus induktor didesain 30% dari nilai I rata-rata yang mengalir pada induktor. Dengan mengetahui nilai arus rata-rata yang mengalir pada induktor maka nilai induktor untuk implementasi dapat dihitung :

$$L_1 = \frac{18 \times 0.6464}{5000 \times 0.3 \times 2.778} = 279,072 \mu H$$

$$L_m = \frac{18 \times 0.6464}{(1-0.6464) \times 50000 \times 0.3 \times 0.983} = 2,237 \text{ mH}$$

$$L_o = \frac{2 \times 0.6464}{50000 \times (1-0.6464) \times 0.3 \times 0.1515} = 28,946 \text{ mH}$$

Dengan diketahuinya nilai tegangan dari masing-masing kapasitor maka penentuan nilai kapasitor selanjutnya bisa dilakukan dengan berdasarkan pada persamaan (2.94), (2.96), (2.100) dan (2.105).

$$C_1 = \frac{(1+2 \times 0.6464)^2 \times 0.6464}{2178 \times (1-0.6464)^2 \times 5000 \times 0.01} = 24,96 \mu F$$

$$C_2 = \frac{330 \times 0.6464}{2178 \times 50000 \times 0.01 \times 186.114} = 1,055 \mu F$$

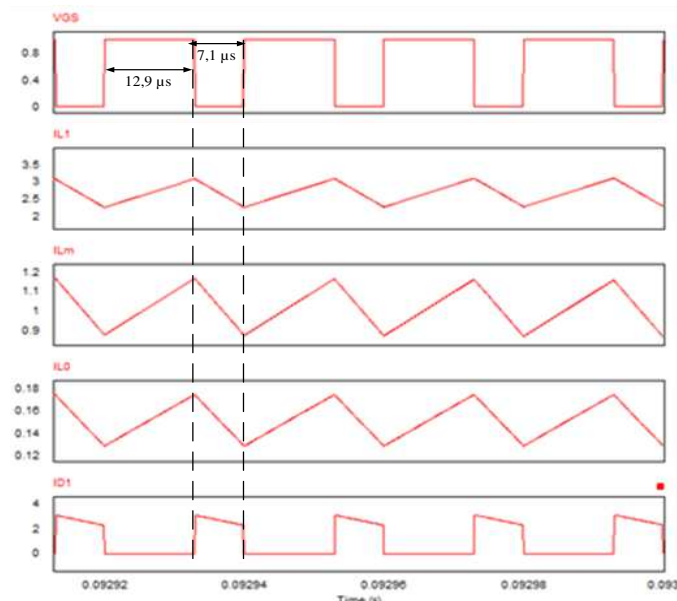
$$C_{Oz} = \frac{(1-0.6464)}{8 \times (50000)^2 \times 0.002895 \times 0.01} = 61,23 \text{ nF}$$

$$C_{ob} = \frac{330 \times 0.6464}{50000 \times 2178 \times 143.637} = 1,36 \mu F$$

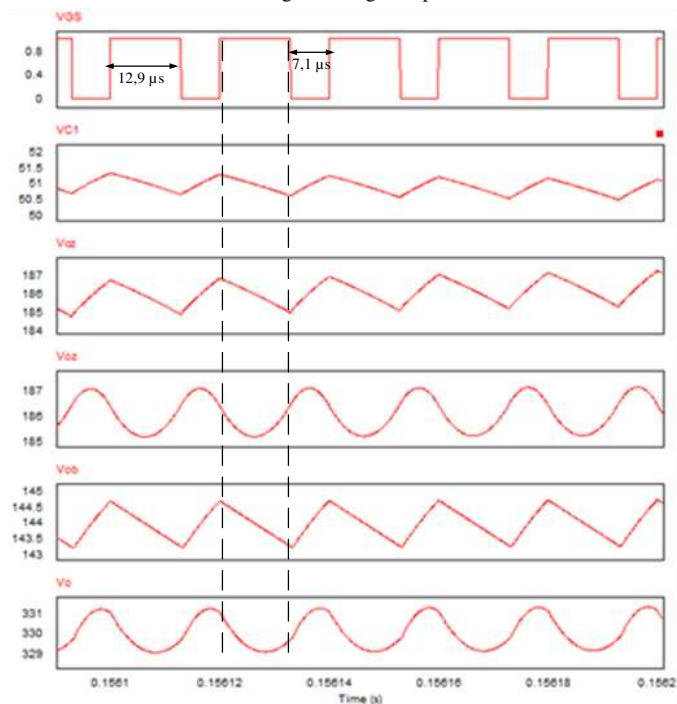
nilai *ripple* tegangan  $\Delta V$  didesain 1% dari tegangan rata-rata yang mengalir pada kapasitor. Penentuan nilai kapasitor dilakukan ketika tegangan 18 Volt untuk menjaga agar nilai kapasitor selalu diatas nilai perhitungan dan nilai dari *ripple* tegangan tidak berada dibawah deain yang ditentukan.

**B. Simulasi**

Simulasi dilakukan dengan menggunakan software dengan memasukkan nilai dari parameter-parameter yang telah dihitung sebelumnya. Semua parameter yang ada pada rangkaian merupakan komponen ideal dengan sumber DC konstan sebesar 18 V dan beban resistor 2178Ω. Sinyal input pada gate MOSFET dimodelkan dengan gelombang PWM (*Pulse Width Modulation*) dengan frekuensi 50 kHz dan *duty cycle* 64,64% sesuai perhitungan. Induktor kopel dimodelkan dengan rangkaian *cantilever model* sesuai dengan gambar 1, namun nilai dari induktor bocor  $L_k$  dianggap tidak ada atau sama dengan 0 sehingga sisi anoda dioda  $D_1$  langsung terhubung dengan induktor magnetisasi  $L_m$ . Hal tersebut bisa terjadi karena pada simulasi, induktor kopel merupakan induktor kopel ideal.



Gambar 3 Bentuk gelombang arus pada induktor

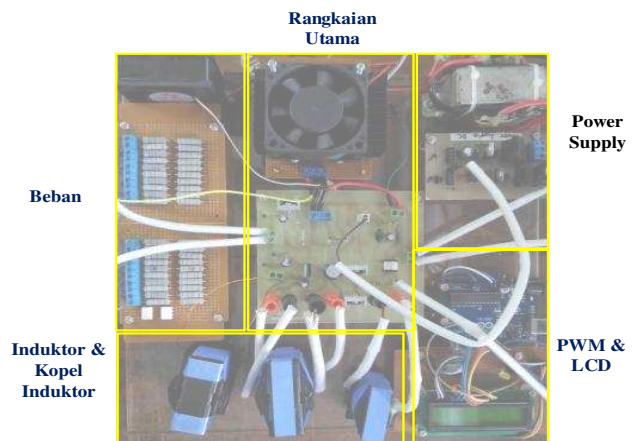


Gambar 4 Bentuk gelombang tegangan kapasitor

Gambar 3 menunjukkan bentuk gelombang arus dari setiap induktor. Pada gambar tersebut juga ditunjukkan bentuk gelombang dari dioda  $D_1$  karena ketika terdapat induktor bocor pada rangkaian bentuk gelombang dari induktor bocor akan sama dengan arus pada dioda. Dari gambar tersebut menunjukkan bahwa induktor input  $L_1$ , induktor magnetisasi  $L_m$ , dan induktor *output*  $L_o$  akan mengalami fase *charging* ketika  $V_{GS}$  dalam kondisi *on*. Pada gambar 4 menunjukkan bahwa pada saat  $V_{GS}$  *off* kapasitor  $C_1, C_2, C_{ob}$  berada dalam fase *charging* hal ini sudah sesuai dengan analisis yang telah dijelaskan.

**C. Implementasi**

PWM menggunakan *microcontroller Arduino Uno* dengan *output* 5 V *peak to peak* dan frekuensi 50kHz. Sinyal PWM dimasukkan ke LCD 16X2 untuk menampilkan *duty cycle* dari PWM, dimana *duty cycle* bisa diatur dengan resistor variable multi turn. Induktor kopel dirancang memiliki nilai penguatan sebesar 2 dengan belitan primer sebesar 24, belitan sekunder sebanyak 48 namun karena terdapat induktor bocor pada induktor kopel  $L_k = 8,18\mu H$ , sehingga nilai penguatan tegangan tidak sama dengan nilai perbandingan belitan nilai penguatan menjadi sebesar 1,8 [5].



Gambar 5. Implementasi konverter

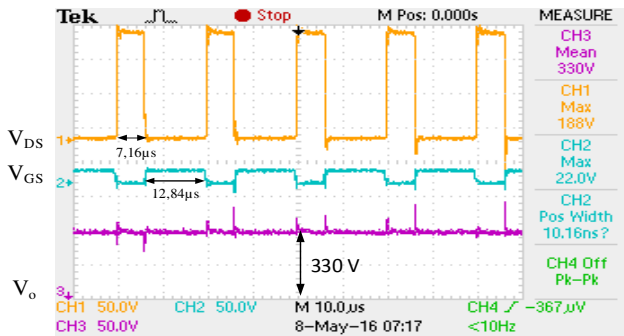
Tabel 2  
Spesifikasi Komponen Rangkaian Konverter

Komponen	Desain Awal /Simulasi	Nilai implementasi
Induktor L1	279,07 μH	294,5 μH
Induktor Kopel		
$L_{11}$	2,24 Mh	2,844 Mh
$L_m$	2,24 Mh	2,836 Mh
$L_{22}$	Tidak bisa dihitung	9,298 Mh
$L_k / L_{12}$	-	8,18 μH
$L_o$	28,9 Mh	32 Mh
N (Penguatan tegangan)	2	1,82
Kapasitor $C_1$	24,96 μF / 51 V	33 μF / 160 V
Kapasitor $C_2$	1.055 μF / 186 V	2,2 μF / 250 V
Kapasitor $C_{ob}$	1.36 μF / 143,6 V	2,2 μF / 250 V
Kapasitor $C_{oz}$	61,2 Nf / 186 V	1 μF / 250 V
Dioda	Ideal	MUR 1560
MOSFET	Ideal	IRFP460
Driver MOSFET	-	TLP250

IV. PENGUJIAN

A. Pengujian Gelombang Pensaklaran

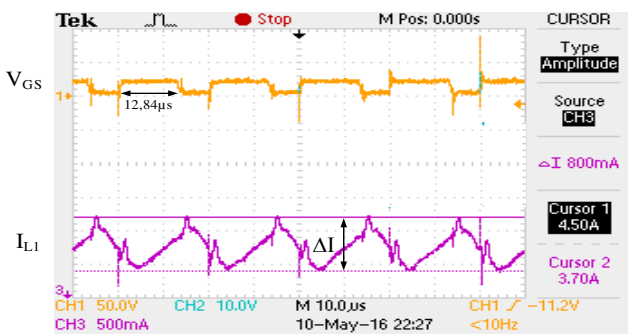
Pengujian dilakukan untuk mengetahui apakah bentuk gelombang dari setiap kaki MOSFET dan diode sudah sesuai dengan perancangan dan simulasi yang dilakukan. Gambar 6 menunjukkan bahwa konverter mampu bekerja pada mencapai tegang *output* 330 Volt pada saat *Duty cycle*=65,92% dan  $V_{input} = 18$  Volt. Dari gambar tersebut juga diketahui bahwa  $V_{GS}$ ,  $V_{DS}$  sudah bekerja sebagaimana mestinya dimana bentuk gelombang dari  $V_{GS}$  dan  $V_{DS}$  berkebalikan.



Gambar 6 Bentuk gelombang  $V_{GS}$ ,  $V_{DS}$ , dan  $V_o$

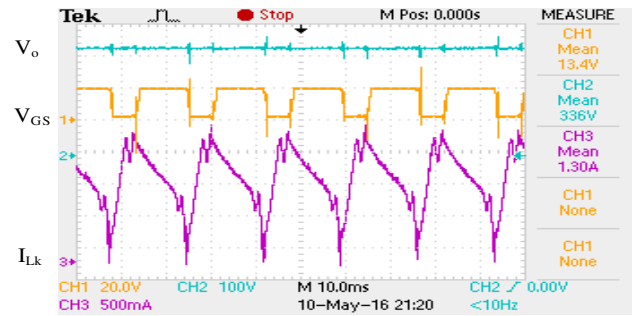
B. Pengujian arus induktor dan tegangan kapasitor

Dari gambar 7 dapat dianalisis bahwa pada saat saklar utama konduksi, induktor mengalami *charging* energi sehingga arus induktor  $I_{L1}$  mengalami peningkatan. Nilai arus induktor  $I_{L1}$  selalu berada diatas nol, menunjukkan bahwa konverter beroperasi secara CCM. Besar *ripple* arus pada induktor  $L_1$  adalah 0.8 A. Jika di bandingkan dengan nilai arus rata-rata maka nilai *ripple* adalah 24 persen nilai ini berada dibawah desain yaitu 30% hal tersebut karena desain nilai induktor diperbesar sehingga *ripple* arus mengecil.

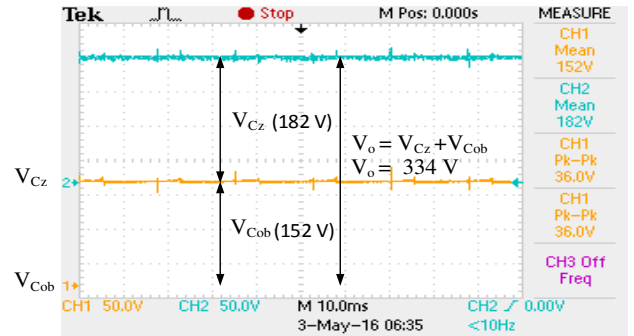


Gambar 7. Bentuk gelombang arus induktor  $I_{L1}$

Gambar 8 menunjukan bentuk gelombang dari arus induktor  $L_k$  (*leakage*) yang tidak lain merupakan bentuk arus gelombang dari diode 1. Diketahui arus  $L_k$  (*leakage*) / arus dioda 1 berkebalikan dengan bentuk gelombang *gate-source*  $V_{GS}$  hal ini telah sesuai dengan simulasi .

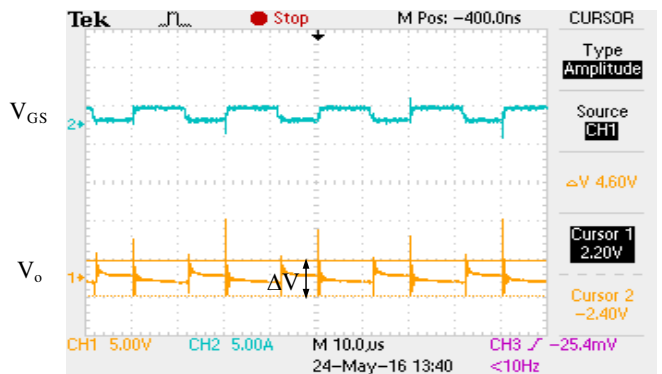


Gambar 8. gelombang arus induktor bocor  $I_{Lk}$



Gambar 9. gelombang kapasitor  $C_{ob}$  dan  $C_z$

Gambar 9 menunjukkan bahwa tegangan *output* konverter yang bernilai 334 volt merupakan penjumlahan dari tegangan kapasitor *output* pada sisi *quadratic boost*  $V_{Cob}$  dan tegangan kapasitor *output* pada sisi *zeta*  $V_{Cz}$ .



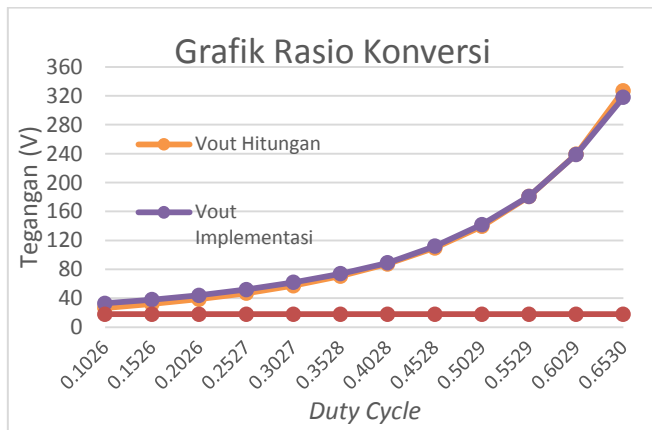
Gambar 10. gelombang tegangan *output* dari rangkaian

Gambar 10 menunjukkan bahwa nilai *ripple* tegangan keluaran dari konverter bernilai 4,6 V, artinya 1.3% dari tegangan keluaran konverter. Hasil ini sedikit lebih besar dari *ripple* tegangan yang direncanakan yaitu 1%. Selisih nilai bisa terjadi karena ketidak idealan komponen yang tersedia dipasaran. Pada kapasitor implementasi terdapat efek parasit komponen dapat dijelaskan menggunakan konsep *equivalent series resistance* (ESR).

C. Pengujian Rasio Konversi

Pada pengujian rasio konversi konverter DC-DC rasio tinggi ini diberi tegangan input tetap 18 Volt sementara *Duty cycle*-nya dinaikkan dengan interval tetap sehingga tegangan *output* juga akan naik

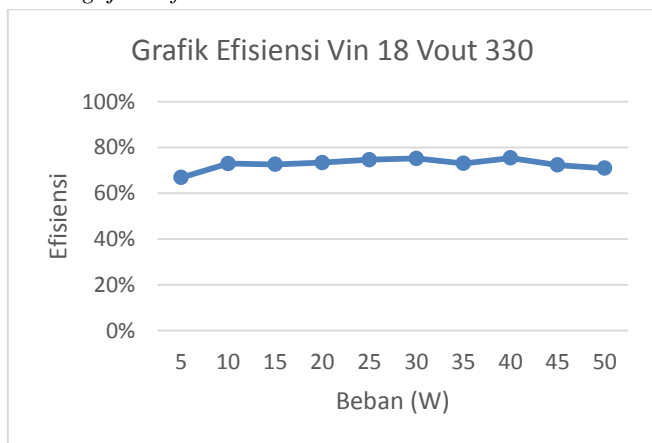




Gambar 11 Grafik Rasio Konversi dengan DC (0%-65%)

Dari gambar 4.9 diatas menunjukkan bahwa perbandingan kenaikan tegangan ouput antara hitungan dan implementasi relatif sama namun ketika *duty cycle* melebihi 60% mulai terjadi drop pada tegangan *output* implementasi. Hal tersebut bisa terjadi karena adanya parasit komponen pada alat dan keterbatasan dari inti induktor untuk menahan tegangan yang tinggi..

D. Pengujian Efisiensi



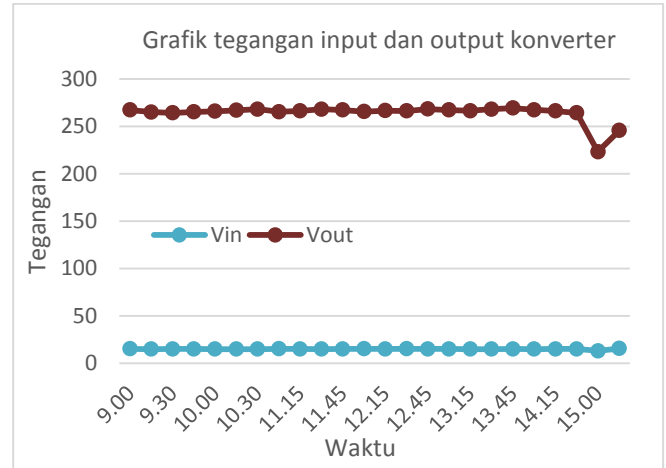
Gambar 12 Grafik Efisiensi Konverter

Beban 100% merupakan beban perancangan yaitu 50 Watt dan beban 10% berarti 10% dari 50 Watt sama dengan 5 Watt. Dari hasil uji efisisensi pada tegangan input 18 V dan tegangan *output* 330 Volt dengan beban diturunkan dari 10% ke 100% menunjukkan bahwa efisiensi konverter relatif stabil diantara 70%-75% seperti ditunjukkan pada gambar 12 hal tersebut terjadi akibat dari ESR(Equivalent Series resistor) yang ada pada tiap komponen dan adanya induktor bocor. Pada saat beban 10% efisiensi konverter menurun karena arus yang mengalir pada konverter terlalu kecil sehingga nilai drop tegangan akan menjadi besar bila dibandingkan nilai tersebut.

E. Pengujian Menggunakan Photovoltaic

Beban yang digunakan adalah beban 50% dari perancangan hal tersebut karena pada saat pengujian jika beban dibebani 100% tegangan *output* maksimum terukur sangat kecil. Ketika konverter dibebani 50% tegangan

*output* konverter mampu mencapai 280 V namun untuk menjaga agar tegangan *output* bisa mudah tercapai pengujian dilakukan dengan tegangan *output* konstan sebesar 250 V. Gambar 13 menunjukkan nilai tegang input dan tegangan *output* dari konverter dimana tegangan *output* mampu dijaga tetap hanya dari pukul 09.00-15.00 setelah melebihi waktu tersebut terjadi drop pada tegangan *output* karena berkurangnya iradian.



Gambar 13. Grafik percobaan dengan Photovoltaic

V. KESIMPULAN

Berdasarkan analisis data, hasil simulasi dan implementasi pada konverter DC-DC rasio tinggi berbasis *integrated quadratic boost zeta* untuk aplikasi *photovoltaic* dapat disimpulkan beberapa hal sebagai berikut:

1. konverter DC-DC rasio tinggi berbasis *integrated quadratic boost zeta* dapat mencapai rasio tinggi sesuai desain yaitu 18,33 kali
2. Terjadi drop tegangan yang tinggi ketika konverter dioperasikan pada *duty cycle* 65% yaitu sebesar 9 volt
3. Konverter memiliki efisiensi antara 70%-75%, hal ini karena adanya keterbatasan inti yang dipakai untuk merangkai induktor dengan nilai yang besar.

VI. DAFTAR PUSTAKA

- [1] Y. Zhao W. Li Y. Deng X. He., High step-up boost converter with passive lossless clamp circuit for non-isolated high step-up applications, ET Power Electron., Vol. 4, Iss. 8, pp. 851–859, 2011
- [2] Hart, Daniel W. "Power Electronics", MCCGraw-Hill, New York, 2011
- [3] Andrade, A. M. S. S.; Dreher, J. R.; Martins, M. L. S.; High Step-up Integrated DC-DC Converters: Methodology of Synthesis and Analysis, Power Electronics Conference (COBEP), 2013
- [4] António M. S. S. Andrade, Rafael C. Beltrame, Luciano Schuch, Mário L dan S. Martins, "AIntegrated Quadratic-Boost-Zeta Converter for High Voltage Gain Applications" Federal University of Santa Maria, UFSM.Av. Roraima, 1000, Santa Maria, RS, Brazil, IEEE, 2014
- [5] Hesterman Bryce, "Analysis and Modeling of Magnetic Coupling" Denver Chapter, IEEE Power Electronics Society, 2007