

Implementasi *Encoder* dan *Decoder Cyclic Redundancy Check* Pada TMS320C6416T

Grace Natalia, Suwadi, dan Titiek Suryani

Jurusan Teknik Elektro, Fakultas Teknologi Industri, Institut Teknologi Sepuluh Nopember (ITS)

Jl. Arief Rahmanto Hakim, Surabaya 60111

E-mail: gracenatalia77@gmail.com, suwadi110@gmail.com, titiks@ee.its.ac.id

Abstrak—Resiko terjadinya kesalahan seringkali ditemukan pada proses pengiriman informasi antara pengirim dan penerima dalam dunia telekomunikasi. Adapun 2 parameter kinerja kontrol kesalahan yaitu kemampuan mendeteksi kesalahan dan kemampuan mengoreksi kesalahan. Salah satu metode deteksi kesalahan yaitu *Cyclic Redundancy Check* (CRC). CRC merupakan metode yang paling populer digunakan saat ini karena kemampuannya paling baik dalam mendeteksi *error*. Pada Tugas Akhir ini memaparkan bagaimana CRC diimplementasikan pada TMS320C6416T. Evaluasi yang akan diteliti yaitu kinerja proses *encoder* dan *decoder* CRC sebagai fungsi E_b/N_0 dari *error* per blok melalui kanal ideal AWGN (*Additive White Gaussian Noise*) dengan modulasi BPSK (*Binary Phase Shift Keying*) serta melihat seberapa besar kemampuan CRC dalam mendeteksi kesalahan. Pengujian yang dilakukan melalui simulink matlab dan implementasi secara *real* ke dalam TMS320C6416T. Adapun kode CRC yang dipilih yaitu CRC-8 dan CRC-16 dimana pada implementasi pada TMS dilakukan pengiriman sebesar 100.000 bit dalam 12.500 *frame*. Hasil pengujian yang diperoleh yaitu jumlah *error* yang dideteksi pada CRC-8 dapat mendeteksi *error* hingga 9.061 *frame* dengan rata-rata jumlah *error* adalah 2.750 *frame* dan *error* bit informasi hingga 7.850 bit dengan rata-rata jumlah *error* bit informasi 1.957 bit. Sedangkan untuk CRC-16 dapat mendeteksi hingga 10.722 *frame* dengan rata-rata jumlah *error* adalah 3.520 *frame* dan jumlah *error* bit informasi hingga 7.860 bit dan rata-rata jumlah *error* per bit informasi yaitu 1.971 bit. Dari pengujian membuktikan bahwa kemampuan CRC-16 dalam menjaga keamanan data bit informasi jauh lebih baik dibandingkan dengan CRC-8.

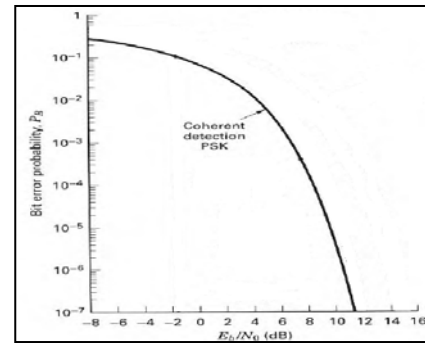
Kata Kunci—CRC, error detection, TMS320C6416T

I. PENDAHULUAN

Gangguan selama transmisi adalah pengaruh *noise* atau kualitas saluran transmisinya. Hal ini menimbulkan kesalahan (*error*) pada deretan data terutama pada laju bit tinggi. Untuk meningkatkan kinerja sistem telekomunikasi maka digunakan teknik pengkodean kanal. Salah satu pengkodean kanal yang umum digunakan adalah *Cyclic Redundancy Check* (CRC). CRC merupakan suatu sistem dengan penambahan kontrol bit untuk menjamin keamanan data dan juga berfungsi dalam mengecek kesalahan data yang diterima. [1]

Perangkat Dalam tugas akhir ini akan mensimulasikan pengkodean kanal CRC-8 dan CRC-16 menggunakan modulasi BPSK untuk diimplementasikan ke dalam TMS320C6416T melalui simulink matlab.

TMS320C6416T yang merupakan salah satu rangkaian terintegrasi keluaran *Texas Instrument*. TMS320C6416T



Gambar 1 Probabilitas Bit Error BPSK [1].

adalah suatu *board/hardware* untuk memproses sinyal. Kelebihan dari TMS320C6416T yaitu memiliki kecepatan performansi yang tinggi. Adapun kecepatan pemrosesan data pada TMS320C6416T diukur berdasarkan waktu siklus setiap instruksinya. [2]

II. TINJAUAN PUSTAKA

A. *Cyclic Redundancy Check*

Kode CRC dirancang oleh *polynomial generator* $g(x)$ dan dapat dianggap memiliki panjang N yang berhingga didefinisikan oleh $g(x)$. Adapun deretan *polynomial* yang digunakan untuk tugas akhir ini yaitu CRC-8 dan CRC-16.

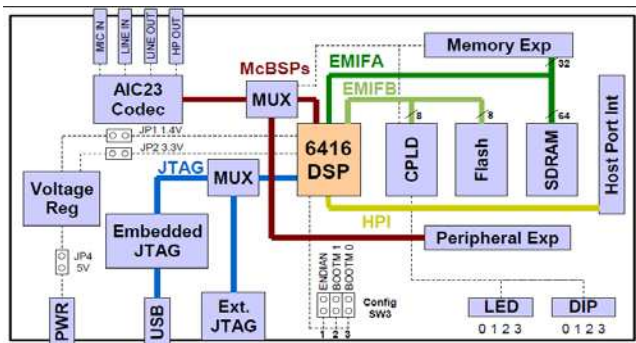
CRC Code	<i>Generator Polinomial</i>
CRC-8	$g_8(x) = x^5 + x^4 + x^3 + x^2 + 1)(x^2 + x + 1)(x + 1)$
CRC-ANSI ³	$g_{ANSI}(x) = x^{16} + x^{15} + x^2 + 1$ $= (x^{15} + x + 1)(x + 1)$

Misalnya dari tabel diambil kode CRC-16 yang memiliki *polynomial generator* $g_{16}(x)$ yang membagi $(x^{32767} - 1) = [x^{(2^{15}-1)} - 1]$, namun derajat yang terkecil dimiliki oleh $(x^m - 1)$. Jadi $g_{16}(x)$ mendefinisikan sebuah *cyclic code* dengan panjang 32767 dan dimensinya $32767 - 16 = 32751$. Sehingga dapat mengkodekan hingga 32751 bit-bit *messages* dalam satu waktu, membangkitkan 16 bit redundansi yang ditambahkan ke tiap *messages block* melalui sebuah *encoder*. [3].

B. *Modulasi Binary Phase Shift Keying (BPSK)*

Rumusan probabilitas kesalahan untuk modulasi BPSK adalah sebagai berikut :

$$P_B = \int_{\frac{\sqrt{2E_b}}{\sqrt{N_0}}}^{\infty} \frac{1}{\sqrt{2\pi}} \exp\left(-\frac{u^2}{2}\right) du = Q\left(\sqrt{\frac{2E_b}{N_0}}\right) \quad (2.1)$$



Gambar 2. Blok Diagram TMS320C6416T [2]

C. DSK TMS320C6416T

Tipe DSK (DSP Starter Kit) C6416 dibekali *clock rate* sebesar 225 MHz sehingga dapat memproses informasi pada *rate 1.35 giga-floating-point operations per second (GFLOPS)*.

Fitur utama untuk diagram blok seperti yang ditunjukkan pada Gambar 2.7 adalah sebagai berikut [2]

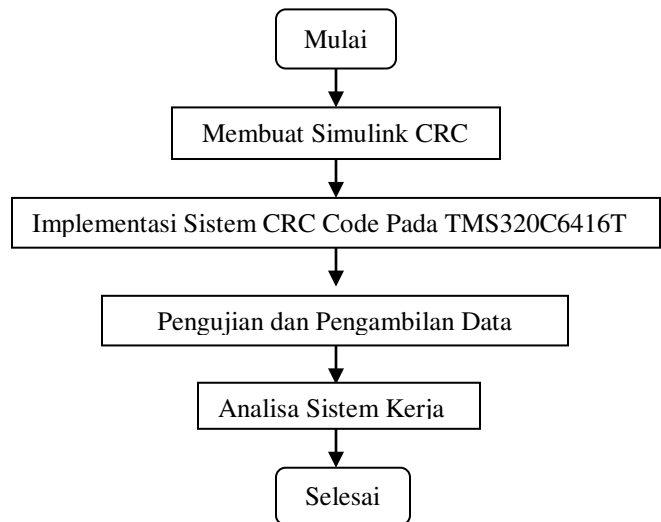
- Texas Instruments TMS320C6416T DSP beroperasi pada 1 GHz.
- Kode stereo AIC23 untuk *interface* sinyal *audio input* dan *output*.
- 16 MB *Synchronous Dynamic Random (SDRAM)*.
- 512 kB *flash memory non-volatile*.
- 4 *user* dapat diakses LED dan DIP *switch*
- Opsi *boot* dapat dikonfigurasi
- Konfigurasi *board Software* melalui register diimplementasikan dalam CPLD.
- Menggunakan konektor standar ekspansi untuk *daughter card*.
- Emulasi JTAG melalui *on-board* emulator JTAG dengan *host interface* USB atau emulator *eksternal*.
- Disuplai daya *eksternal* +5 volt.

D. Code composer Studio (CCS)

CCS merupakan sebuah *Integrated Development Environment (IDE)* untuk Texas Instruments (TI) *embedded processor*. CCStudio terdiri dari seperangkat alat yang digunakan untuk mengembangkan dan *debugging* aplikasi *embedded*. Termasuk juga *compiler* untuk tiap-tiap perangkat Texas Instrument, *source code editor*, *project build environment*, *debugger*, *profiler*, *simulator*, sistem operasi *real-time* dan masih banyak yang lainnya.[4]

CCS menyediakan IDE untuk pemrosesan sinyal digital *real-time* berdasarkan bahasa pemrograman C. CCS menghasilkan kode seperti *assembler*, *C compiler*, dan *linker* untuk keluaran DSK Texas Instrument. CCS memiliki kemampuan grafis dan mendukung *real-time debugging*. *C compiler* mengkompilasi sebuah *program* dalam bahasa C dengan ekstensi *.c*, untuk menghasilkan *file assembly* menggunakan ekstensi *.asm*. *Assembler* memproses *file .asm* untuk menghasilkan *file* bahasa mesin dengan ekstensi *.obj*. Kemudian *linker* menggabungkan file-file tersebut menjadi *executable file* dengan ekstensi *.out*. *File* ini kemudian dimasukkan ke dalam prosesor C6714. DSK harus dihubungkan ke PC melalui *port* USB agar bisa dapat

menggunakan fasilitas *real-time data exchange (RTDX)* yang



Gambar 3. Skema Metodologi

memungkinkan pertukaran data antara PC dan DSK tanpa melepas DSK.[4]

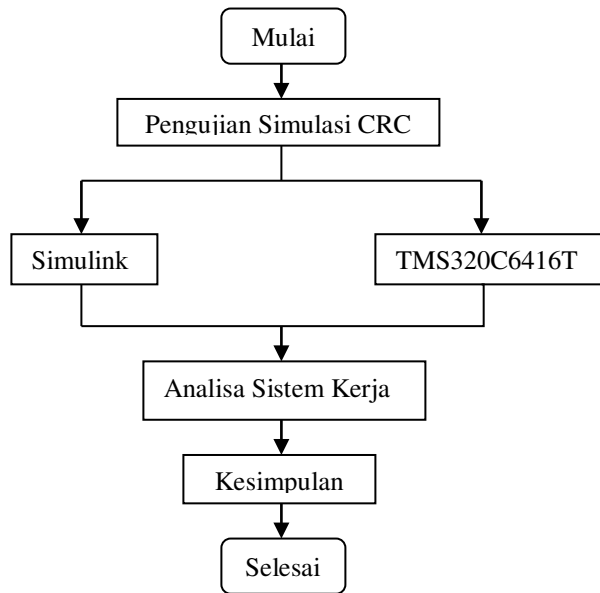
Pada *software* Matlab telah disediakan sebuah fungsi untuk berkomunikasi dengan DSK TMS320C6x dengan bantuan CCS. Kemudian CCS mengintegrasikan simulasi yang sudah dibentuk dari Simulink Matlab kemudian mengkonversikan ke dalam bahasa C maupun *assembly*. Semua *software* ini membangun dan memvalidasi hasil perancangan pengolahan sinyal digital mulai dari konsep sampai dengan menghasilkan kode yang akan dijalankan oleh DSK TMS320C6x. Lalu *file* keluaran dari proses ini kemudian diimplementasikan ke dalam DSK TMS320C6416. [4]

III. PERANCANGAN DAN IMPLEMENTASI SISTEM

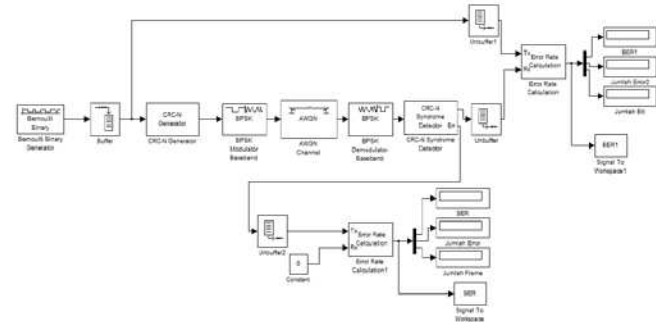
A. Perancangan Sistem

Bab ini menjelaskan sistem yang akan dibuat dan diuji dengan perangkat lunak dan perangkat keras.

Pada blok diagram di atas kesalahan bit akan dibangkitkan dengan 2 cara, yaitu diakibatkan oleh *noise* yang ada pada kanal AWGN dan menciptakan kesalahan bit sendiri dengan cara meng-XOR kan sinyal hasil pengkodean dengan sinyal *impuls diskrit*. Input untuk sinyal digital dari matlab *simulink* dibangkitkan secara acak dari *bernoulli binary generator*. Sinyal dikodekan dengan ukuran yang beragam yakni CRC-8 dan CRC-16. Pada saat sinyal melewati kanal AWGN bernoise, maka sinyal akan mengalami kesalahan. Disinilah kemampuan CRC dalam mendeteksi kesalahan diuji. Untuk analisa dari pengujian sistem dilihat dari jumlah *error* yang dapat dideteksi, perbandingan antara BER teori dan simulasi. Deteksi *error* yang diamati yaitu *error per frame* dan *error per bit* informasi.



Gambar 4. Blok Diagram Pengujian Sistem



Gambar 5. Blok Diagram Simulasi Kode CRC Dengan Modulasi BPSK *baseband* dan kanal AWGN

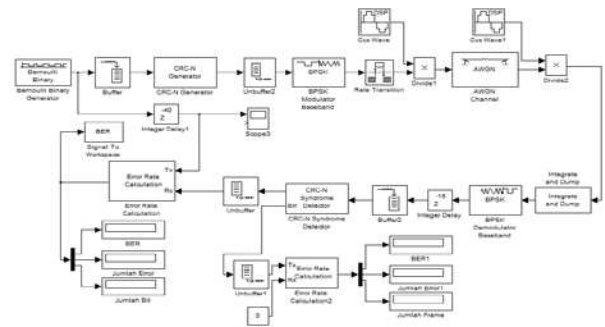
B. Simulasi Kode CRC Menggunakan Kanal AWGN dan Modulasi BPSK Baseband

Pada simulasi ini, sistem kode CRC menggunakan modulasi BPSK dan ada penambahan kanal AWGN. Beberapa blok ditambahkan diantara *encoder* dan *decoder* CRC, yakni *Buffer*, *BPSK Modulator Baseband*, dan *BPSK Demodulator Baseband*. Setiap bit yang keluar dari sumber sinyal harus dikelompokkan dalam bentuk *frame* yang ukurannya sesuai dengan ukuran kode CRC yang disimulasikan. Untuk itu digunakan blok *Buffer*. Misal untuk kode CRC-8 dan CRC-16 dengan ukuran *buffer* 8.

Sedangkan untuk mendeteksi *error per frame* digunakan blok diagram gambar 8.

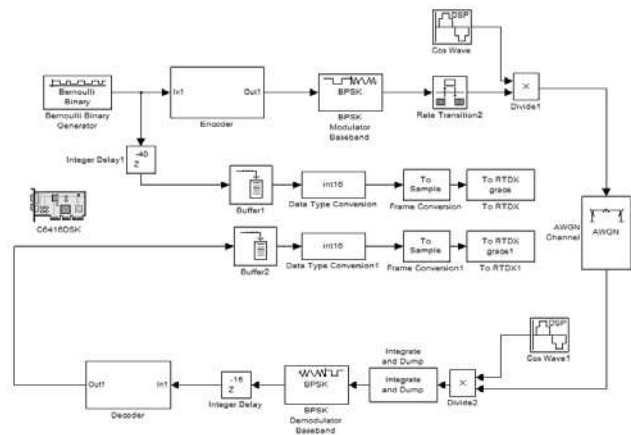
Dari tabel dan grafik simulasi pengujian deteksi *error per frame* kode CRC dengan modulasi BPSK *baseband* membuktikan bahwa CRC-16 lebih banyak dalam mendeteksi *error* dibandingkan CRC-8. Bit informasi yang dikirim adalah 1.000.000 bit sehingga jika diakumulasikan untuk inputan *buffer* 8 diperoleh 125.000 *frame*. Adapun jika dirata-ratakan jumlah *error* yang diperoleh CRC-8 adalah 27.637 *frame error* dan untuk CRC-16 adalah 35.348 *frame error*.

C. Simulasi Kode CRC Menggunakan Kanal AWGN dan Modulasi BPSK Passband

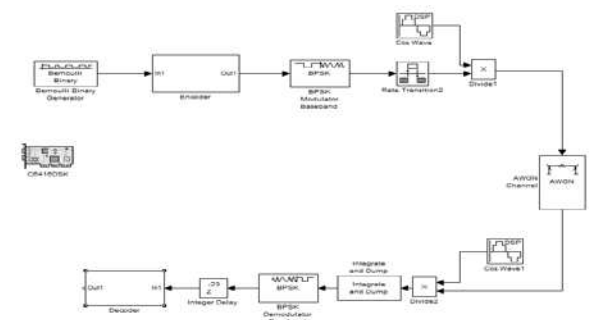


Gambar 6. Blok Diagram Simulasi Kode CRC Dengan Modulasi BPSK *passband* dan kanal AWGN

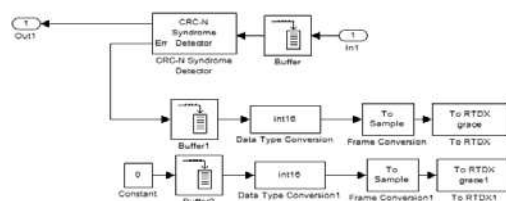
D. Implementasi Sistem Kode CRC



Gambar 7. Blok Implementasi Kode CRC Pada TMS320C6416T



Gambar 8. Blok Diagram Utama Untuk Deteksi Error Per Frame



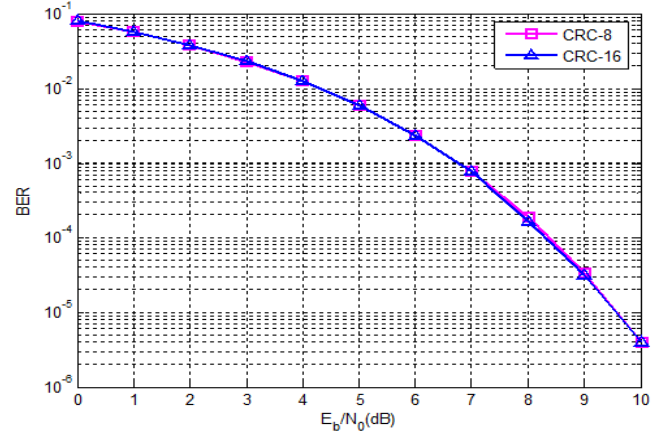
Gambar 9. Blok Diagram Pada Bagian Decoder CRC

IV. PENGUJIAN DAN ANALISA SISTEM

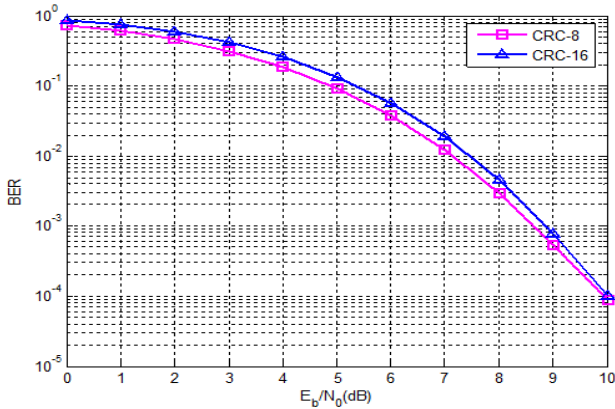
A. Simulasi Kode CRC Menggunakan Modulasi BPSK Baseband

Tabel 1.
Hasil Pengujian Deteksi Error Per Frame Kode CRC dengan Modulasi BPSK Baseband

Eb/No	BER CRC-8	Jumlah Error (Frame)	BER CRC-16	Jumlah Error (Frame)
0	0,7307	91337	0,8604	107550
1	0,6044	75550	0,7502	93775
2	0,4581	57262	0,6002	75025
3	0,3094	38675	0,4255	53187
4	0,1831	22887	0,2598	32475
5	0,09223	11528	0,1335	16687
6	0,03808	4760	0,05618	7022
7	0,0125	1562	0,01934	2417
8	0,002944	368	0,004648	581
9	0,000544	68	0,000784	98
10	0,000088	11	0,000104	13



Gambar 11. Grafik BER Deteksi Error Per Bit Informasi Kode CRC dengan Modulasi BPSK Baseband



Gambar 10. Grafik BER Simulasi Deteksi Error Per Frame Kode CRC dengan Modulasi BPSK Baseband

Tabel 2.
Hasil Pengujian Deteksi Error Per Bit Informasi Kode CRC dengan Modulasi BPSK Baseband

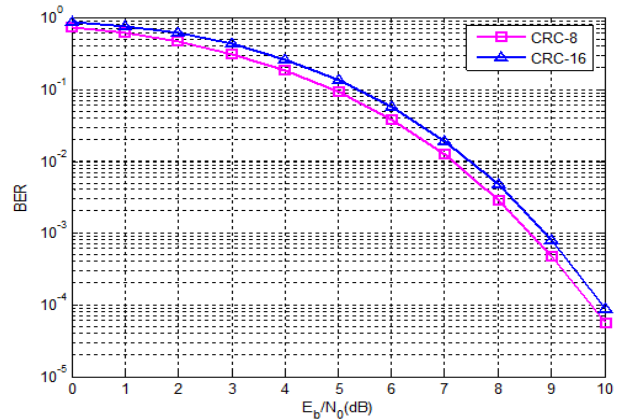
Eb/No	CRC-8	Jumlah Error (bit)		
		CRC-8	CRC-16	
0	0,078529	78529	0,078728	78728
1	0,056297	56297	0,056313	56313
2	0,037603	37603	0,037538	37538
3	0,022737	22737	0,022872	22872
4	0,012389	12389	0,012423	12423
5	0,005944	5944	0,005893	5893
6	0,002333	2333	0,002341	2341
7	0,000765	765	0,000775	775
8	0,000192	192	0,000164	164
9	3,40E-05	34	3,20E-05	32
10	4,00E-06	4	4,00E-06	4

Dari Tabel 4.2 dan Gambar 4.2 untuk pengujian deteksi error per bit informasi kode CRC dengan modulasi BPSK baseband untuk pengiriman 1.000.000 bit jika dirata-ratakan maka jumlah error yang terdeteksi untuk CRC-8 sebanyak 19.711 bit, sedangkan untuk CRC-16 sebanyak 19.734 bit. Sehingga dapat dikatakan bahwa CRC-16 lebih banyak dalam mendeteksi error, meskipun pada kondisi tertentu terkadang

B. Simulasi Kode CRC Menggunakan Modulasi BPSK Passband

Tabel 3.
Hasil Pengujian Deteksi Error Per Frame Kode CRC dengan Modulasi BPSK Passband

Eb/No	CRC-8	Jumlah Error (Frame)	CRC-16	Jumlah Error (Frame)
0	0,7277	90962	0,8603	107537
1	0,6017	75212	0,7508	93850
2	0,4558	56975	0,6007	75087
3	0,3085	38562	0,4261	53262
4	0,1826	22825	0,2607	32587
5	0,09076	11345	0,1339	16737
6	0,03814	4767	0,05655	7068
7	0,01258	1572	0,01874	2342
8	0,002816	352	0,004704	588
9	0,000472	59	0,000808	101
10	0,000056	7	0,000088	11



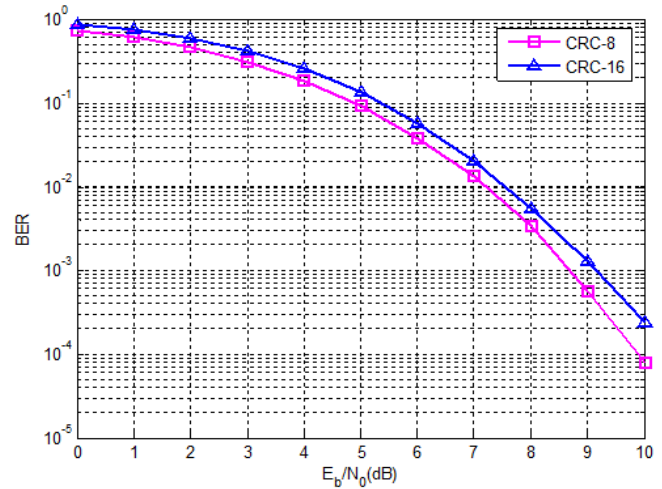
Gambar 12. Grafik BER Pengujian Deteksi Error Per Frame Kode CRC dengan Modulasi BPSK Passband

CRC-8 yang lebih banyak dalam mendeteksi error dibandingkan CRC-16, namun perbedaannya tidak terlalu signifikan.

Berdasarkan Tabel 4.3 dan Gambar 4.3 untuk pengujian deteksi error per frame kode CRC dari 125.000 frame dengan modulasi BPSK passband, rata-rata jumlah error yang dapat dideteksi untuk CRC-8 adalah 27.512 frame dan rata-rata

Tabel 4.
Hasil Pengujian Deteksi *Error Per Bit Informasi Kode CRC dengan Modulasi BPSK Passband*

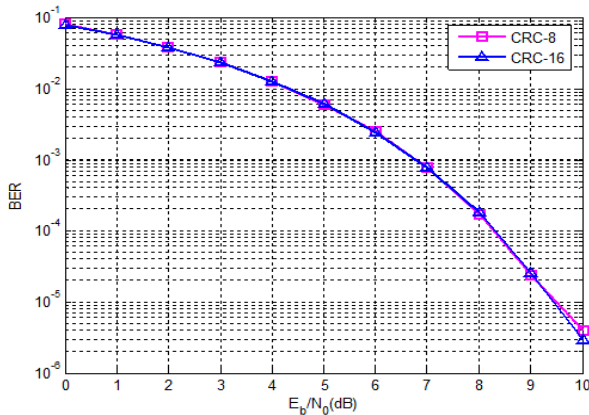
Eb/No	CRC-8	Jumlah	
		<i>Error (bit)</i>	<i>Error (bit)</i>
0	0,078652	78652	78439
1	0,056218	56218	56124
2	0,037549	37549	37600
3	0,022871	22871	22952
4	0,012553	12553	12583
5	0,005934	5934	6008
6	0,002452	2452	2437
7	0,000777	777	770
8	0,000173	173	184
9	2,40E-05	24	26
10	4,00E-06	4	3



Gambar 14. Grafik BER Pengujian Deteksi *Error Per Frame Kode CRC dengan Modulasi BPSK Passband*

Tabel 6 Hasil Pengujian Deteksi *Error Per Bit Informasi Kode CRC Pada TMS320C6416T*

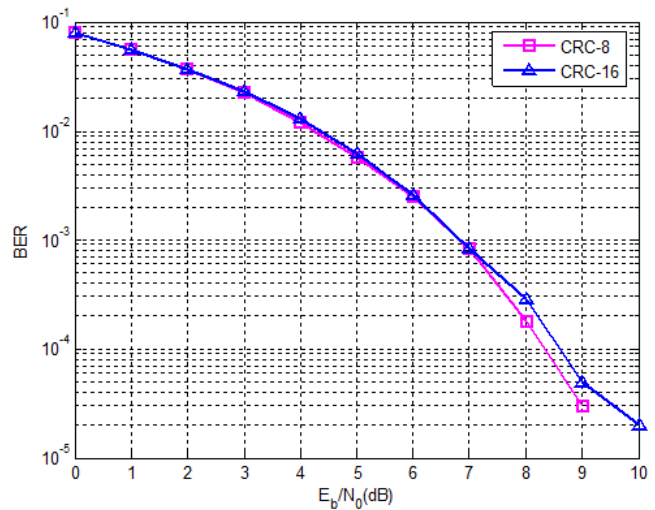
Eb/No	CRC-8	Jumlah		
		<i>Error (bit)</i>	<i>Error (bit)</i>	
0	0,0785	7850	0,0786	7860
1	0,0558	5580	0,0556	5560
2	0,0372	3720	0,0371	3710
3	0,0225	2250	0,0228	2280
4	0,0121	1210	0,0128	1280
5	0,0057	570	0,0062	620
6	0,0025	250	0,0026	260
7	0,00083	83	0,00084	84
8	0,00018	18	0,00029	29
9	0,00003	3	0,00005	5
10	0	0	0,00002	2



Gambar 13. Grafik BER Pengujian Deteksi *Error Per Bit Informasi Kode CRC dengan Modulasi BPSK Passband*

Tabel 5. Hasil Pengujian Deteksi *Error Per Frame Kode CRC Pada TMS320C6416T*

Eb/No	CRC-8	Jumlah		
		<i>Error (Frame)</i>	<i>Error (Frame)</i>	
0	0,7249	9061	0,8578	10722
1	0,6019	7523	0,7457	9321
2	0,4571	5713	0,5932	7415
3	0,3085	3856	0,4194	5242
4	0,1821	2276	0,2616	3270
5	0,0911	1138	0,1359	1698
6	0,0379	473	0,0577	721
7	0,0136	170	0,0203	253
8	0,0034	42	0,0054	67
9	0,00056	7	0,0013	16
10	0,00008	1	0,00024	3



Gambar 15. Grafik BER Pengujian Deteksi *Error Per Bit Informasi Kode CRC Pada TMS320C6416T*

jumlah *error* yang dapat dideteksi untuk CRC-16 adalah 35.379 *frame*.

Berdasarkan Tabel 4.4 dan Gambar 4.4 untuk hasil pengujian deteksi *error per bit informasi kode CRC*

menggunakan modulasi BPSK *passband* untuk pengiriman 1.000.000 bit jika dirata-ratakan maka jumlah *error* yang terdeteksi untuk CRC-8 sebanyak 19.746 bit, sedangkan untuk CRC-16 sebanyak 19.738 bit. Berbeda dari pengujian sebelumnya untuk pengujian ini pada deteksi *error* per bit informasi untuk CRC-8 lebih banyak daripada CRC-16 tetapi untuk deteksi *error* per frame CRC-16 lebih banyak dibanding CRC-8. Hal ini disebabkan *error* lebih banyak terdistorsi pada bit *checksum*.

C. Pengujian Sistem Implementasi Kode CRC Pada TMS320C6416T

Dari Tabel 4.5 dan Gambar 4.5 untuk deteksi *error* per *frame* kode CRC pada TMS320C6416T jika dirata-ratakan maka diperoleh hasil untuk CRC-8 rata-rata jumlah *error* per *frame*-nya adalah 2.750 *frame* dan untuk CRC-16 rata-rata jumlah *error* per *frame*-nya adalah 3.520 *frame*.

Dari pengujian pada Tabel 4.6 dan Gambar 4.6 deteksi *error* per bit informasi kode CRC pada TMS320C6416T dengan pengiriman 100.000 bit untuk rata-rata jumlah *error* per bit informasi untuk CRC-8 adalah 1.957 bit dan rata-rata jumlah *error* per bit informasi untuk CRC-16 adalah 1.971 bit.

V. KESIMPULAN

1. Hasil pengujian menunjukkan bahwa tidak ada perbedaan jauh antara kemampuan deteksi *error* CRC untuk simulasi dan implementasi ke TMS.
2. Dari pengujian baik untuk simulasi *baseband* dan implementasi ke TMS, CRC-16 mampu mendeteksi *error* lebih banyak dibandingkan CRC-8. Tetapi pada simulasi *passband* untuk deteksi *error* per bit informasi, *error* lebih banyak dideteksi untuk CRC-8. Tetapi untuk deteksi *error* per *frame* pada simulasi *passband* *error* lebih banyak dideteksi pada CRC-16. Hal ini disebabkan *error* lebih banyak terdistorsi pada bit *checksum*.
3. CRC dapat mendeteksi *burst error* dengan baik. *Burst error* di sini merupakan deretan 2 bit atau lebih yang berurutan yang mengalami *error* dalam 1 *frame*.
4. Makin besar ukuran CRC makin baik dalam mendeteksi *error* tetapi makin rendah efisiensi spektrumnya karena *bandwidth* yang digunakan besar sehingga kapasitas kanal yang dibutuhkan juga harus besar untuk menghindari terjadinya *distorsi* pada sinyal informasi.

DAFTAR PUSTAKA

- [1] Sklar, Bernard. "Digital Communications Fundamentals and applications". Prentice Hall. California. 2001.
- [2] _____, "TMS320C6416T DSK Technical Reference". SPECTRUM DIGITAL, INC. 2004.
- [3] Wicker, Stephan B. "Error Control System For Digital Communication and Storage". Prentice Hall International, Inc. 1995.
- [4] Chassaing, Rulph. "Digital Signal Processing and Applications with the TMS320C6713 and TMS320C6416 DSK". JOHN WILEY & SONS, INC. USA. Second Edition. 2008.